

DAMPAK PENGGUNAAN KAPASITOR PADA SISTEM DISTRIBUSI YANG TERKONTAMINASI HARMONISA

THE IMPACT OF USING CAPACITOR ON THE DISTRIBUTION SYSTEM CONTAMINATED WITH HARMONIC

Julius Sentosa Setiadji

Fakultas Teknologi Industri Program Studi Teknik Elektro
Universitas Kristen Petra, Surabaya
julius@petra.ac.id

Abstrak

Perkembangan teknologi memicu peningkatan penggunaan komponen semikonduktor pada sistem distribusi. Penggunaan komponen semikonduktor menyebabkan timbulnya harmonisa dan menurunnya faktor daya pada sistem distribusi. *Paper* ini membahas analisis penggunaan *capacitor bank* pada salah satu PCC di Gardu Induk "X" yang men-*supply* energi listrik ke industri peleburan baja. Dengan menggunakan *software* simulasi ETAP dan melakukan perhitungan didapat bahwa pada saat *capacitor bank* dipasang maka terjadi hubungan yang saling menguatkan antara kapasitor dan harmonisa yang terjadi sehingga menyebabkan resonansi pada saat pemasangan kapasitor 37.600 kVAR. Hal ini mengakibatkan V_{THD} sistem menjadi 31% dan I_{THD} menjadi 217% meskipun faktor daya menjadi 0,98 *lagging*. Untuk mengatasi resonansi yang terjadi maka dipasang *filter* harmonisa, yang difungsikan untuk mengatasi harmonisa yang timbul serta sebagai *capacitor bank* sehingga V_{THD} turun menjadi 0,42%, I_{THD} menjadi 5%, dan faktor daya menjadi 0,99 *lagging*.

Kata kunci: *capacitor bank*, harmonisa, *filter* harmonisa.

Abstract

The development of technology leads to increased applications of semiconductor components in electrical distribution system. The use of semiconductor components causes harmonic and power factor to decrease in the distribution system. This paper analyses the use of a capacitor bank at one of the PCC in the substation "X" that supplies the electrical energy for smelting steel industry. By using ETAP simulation software and performing calculations it was found that when the capacitor bank is installed, interaction occurs between the capacitor and harmonic causing resonances when the capacitor mounted to 37,600 kVAR. Consequently V_{THD} system increases to 31% and I_{THD} to 217%, even though the power factor comes to 0.98 lagging. To overcome the resonance that occurs, then harmonic filter was mounted to reduce harmonics and to function as capacitor banks, so that V_{THD} fell to 0.42%, I_{THD} to 5% and the power factor to 0.99 lagging.

Keywords: *Capacitor bank, Harmonic, Harmonic Filter*

Tanggal Terima Naskah : 10 November 2015
Tanggal Persetujuan Naskah : 29 Februari 2016

1. PENDAHULUAN

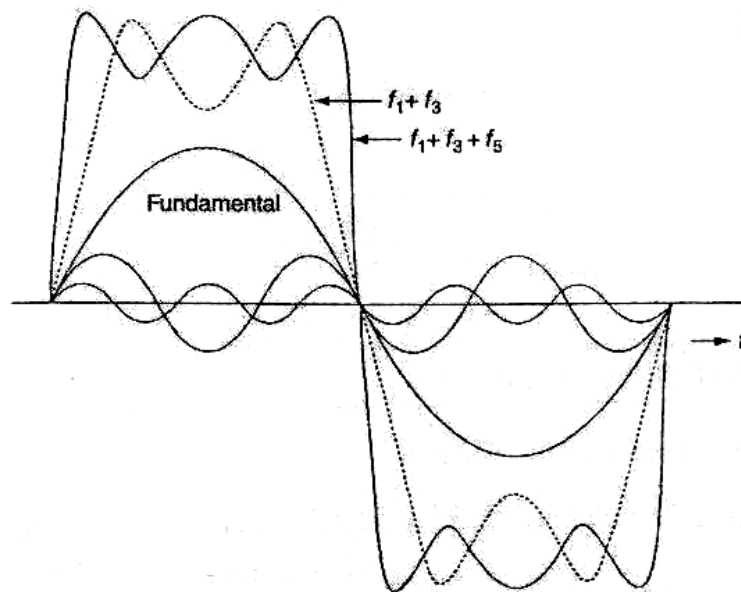
Perkembangan teknologi memicu peningkatan penggunaan komponen semikonduktor pada sistem distribusi tenaga listrik. Selain menyebabkan faktor daya yang rendah, penggunaan komponen semikonduktor juga dapat menyebabkan sistem distribusi tenaga listrik menjadi terkontaminasi harmonisa. Untuk mengatasi faktor daya yang rendah digunakan *capacitor bank*. Penggunaan *capacitor bank* pada sistem distribusi tenaga listrik yang terkontaminasi harmonisa menyebabkan resonansi dan justru akan meningkatkan/menguatkan harmonisa tersebut.

Untuk mengatasi resonansi tersebut, maka dipasang *filter* harmonisa yang difungsikan sebagai peredam harmonisa dan meningkatkan faktor daya di sistem distribusi tersebut. Penentuan letak dan kapasitas *filter* harmonisa sangat menentukan keberhasilan fungsi *filter* harmonisa tersebut.

2. HARMONISA PADA SALURAN DISTRIBUSI

Pada sistem tenaga listrik, energi listrik disalurkan pada frekuensi dan *level* tegangan yang konstan. Dengan berkembangnya beban listrik yang semakin besar dan kompleks, dalam hal penggunaan beban-beban tak linier, maka bentuk gelombang tegangan dan arus akan semakin cacat.

Cacat gelombang yang disebabkan karena penjumlahan gelombang-gelombang yang ada di sistem tenaga listrik disebut harmonisa [1]. Distorsi harmonisa akan mengakibatkan kerugian pada sistem tenaga listrik, diantaranya adalah terjadinya resonansi paralel maupun seri. Pemasangan kapasitor *shunt* untuk mengompensasi daya reaktif pada sistem tenaga listrik yang terkontaminasi harmonisa akan memperparah distorsi pada gelombang tegangan dan arus. Terjadinya resonansi ini akan meningkatkan tegangan harmonisa yang cukup besar pada *bus* kapasitor, yang bisa merusak kapasitor itu sendiri dan komponen jaringan lainnya.



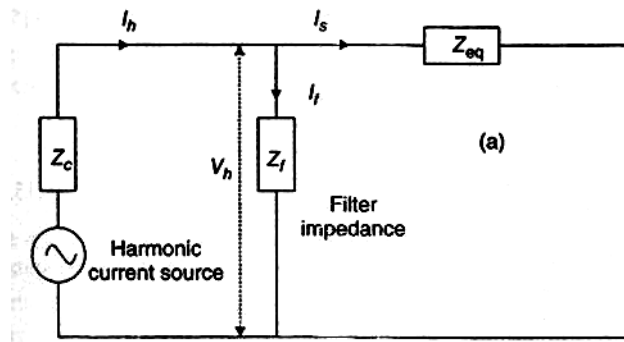
Gambar 1. Bentuk gelombang pada frekuensi fundamental, bentuk gelombang harmonisa, dan bentuk gelombang terdistorsi [2]

3. FILTER HARMONISA

Filter harmonisa adalah suatu peralatan yang digunakan untuk mengurangi amplitudo frekuensi tertentu dari sebuah gelombang tegangan atau arus. Penambahan filter harmonisa pada sistem tenaga listrik yang mengandung sumber-sumber harmonisa, akan menghambat penyebaran arus harmonisa ke seluruh jaringan [3]. Selain itu, filter harmonisa pada frekuensi fundamental dapat mengompensasi daya reaktif dan dipergunakan untuk memperbaiki faktor daya sistem.

Secara umum filter harmonisa dapat dibedakan dalam tiga jenis, yaitu:

- a. *Single Tuned Shunt Filter* (Filter dengan penalaan tunggal)
- b. *Double Tuned Filter* (Filter dengan penalaan ganda)
- c. *High Pass Damp Filter Type*

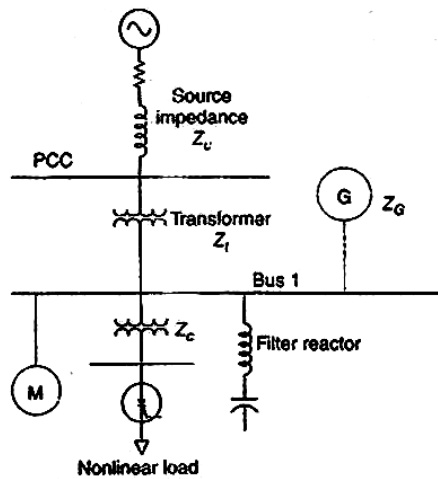


Gambar 2. Pemasangan filter harmonisa pada suatu sistem tenaga listrik [2]

Single Tuned Shunt Filter menala salah satu orde harmonisa (biasanya pada orde harmonisa rendah). Filter ini terdiri dari rangkaian seri kapasitor, reaktor, dan resistor (RLC). Impedansi dari rangkaian pada gambar 3 dinyatakan dalam persamaan berikut [4]:

$$Z(\omega) = R + j\left(\omega L - \frac{1}{\omega C}\right) \dots\dots\dots (1)$$

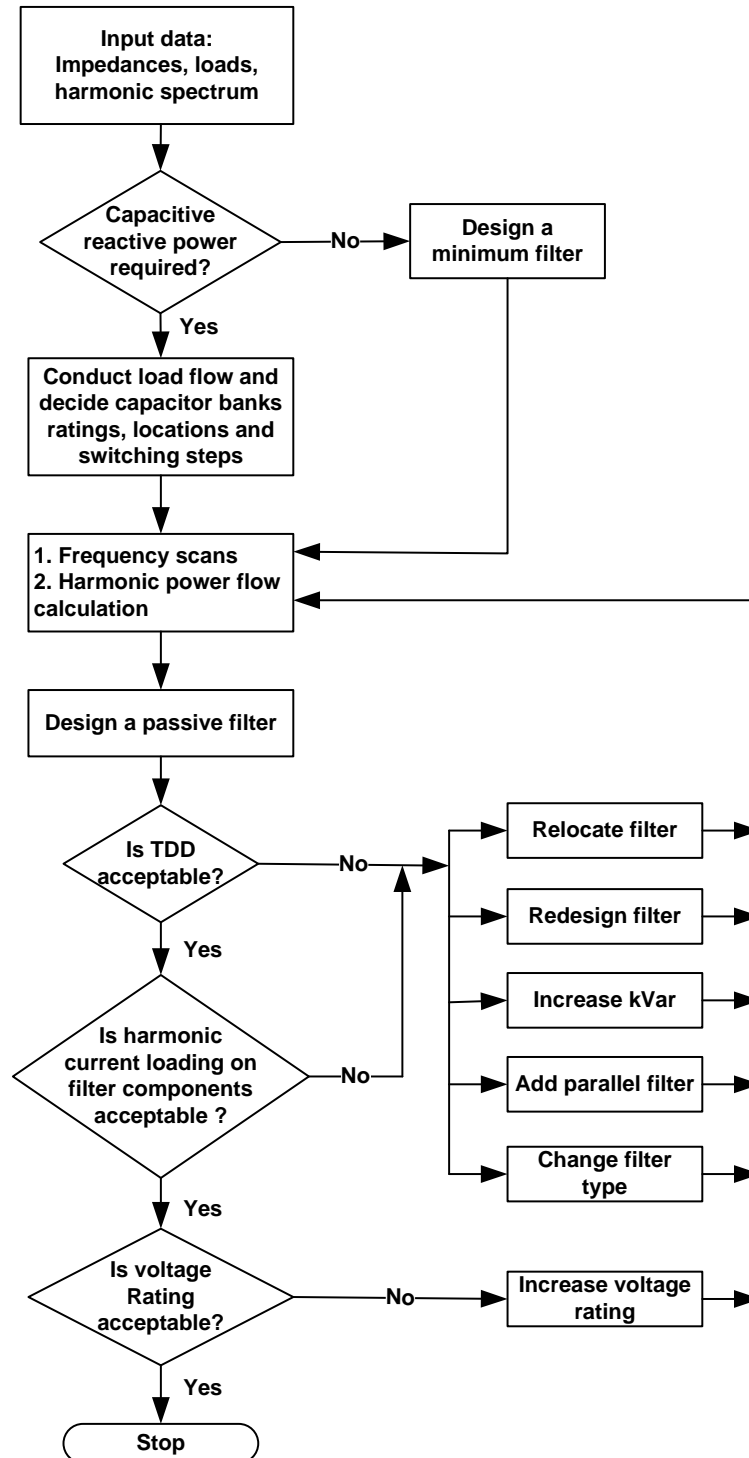
Rangkaian *Single Tuned Shunt filter* mempunyai impedansi yang rendah pada frekuensi resonansinya. Rangkaian ini disebut *shunt filter* karena ditala pada sebuah frekuensi dimana reaktansi induktif dan kapasitifnya sama dengan nol.



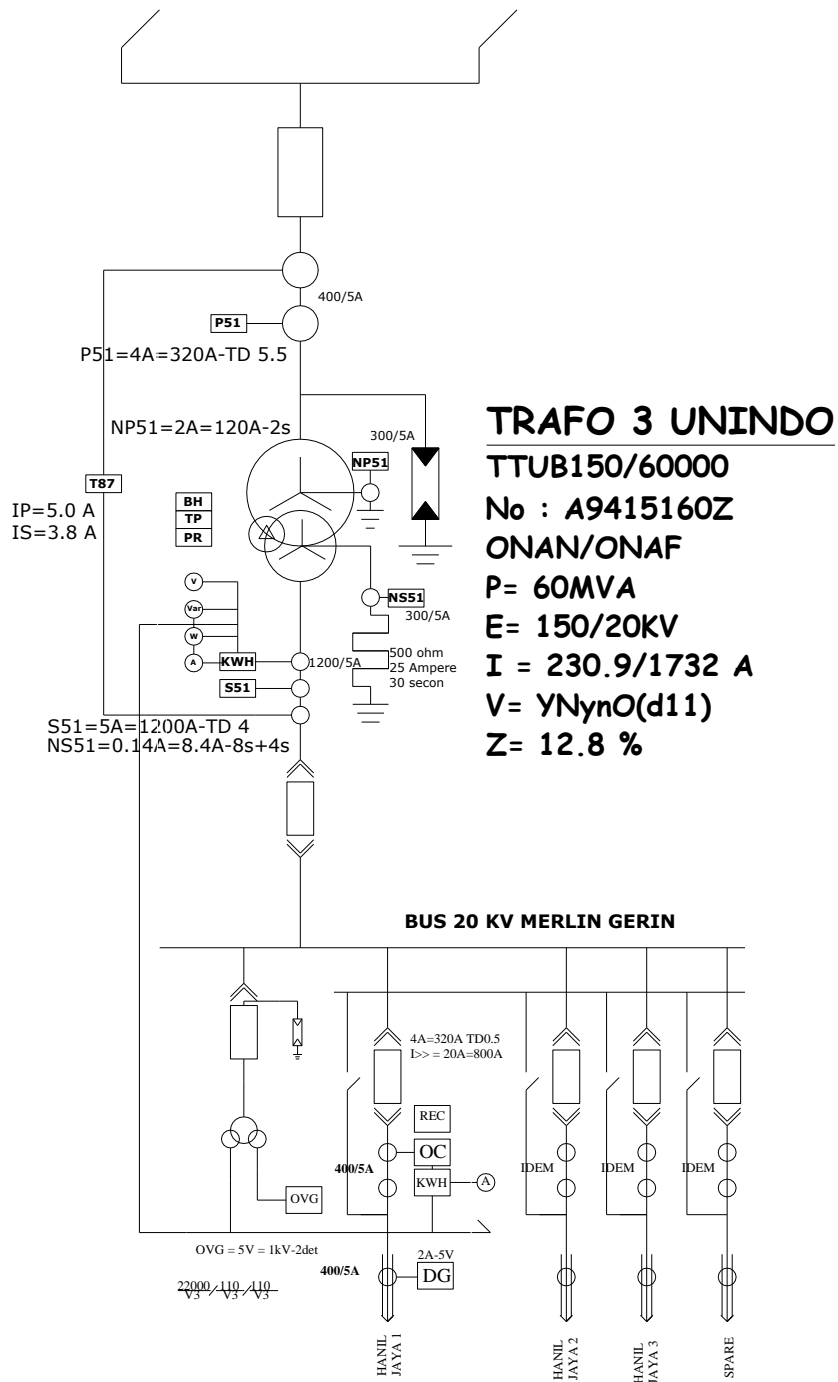
Gambar 3. Rangkaian filter penalaan tunggal [2]

4. HASIL DAN PEMBAHASAN

Penelitian dilakukan di PCC salah satu Gardu Induk yang men-supply industri peleburan baja. *Electric Arc Furnace* (EAF) merupakan peralatan utama industri tersebut. EAF menghasilkan harmonisa yang cukup besar pada sistem distribusi tenaga listrik. *Single Line Diagram* PCC yang akan diteliti, dapat dilihat pada Gambar 5. Metode penelitian menggunakan alur seperti pada Gambar 4.

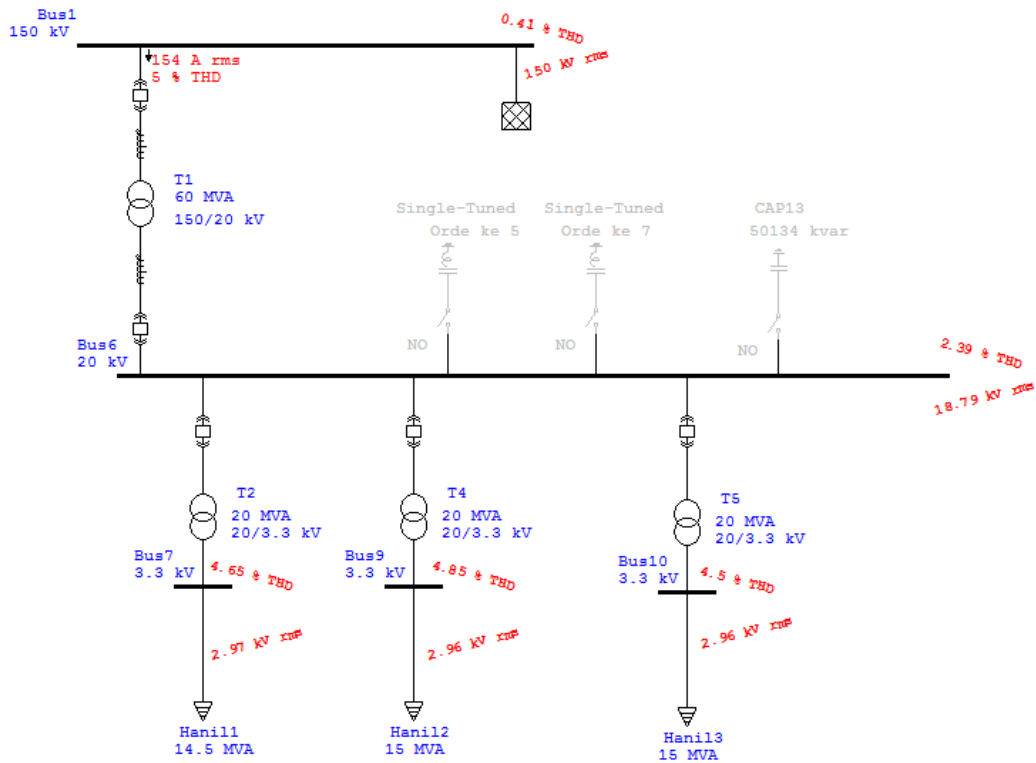


Gambar 4. Diagram alir perencanaan *filter* harmonisa [2]



Gambar 5. Single Line Diagram salah satu PCC gardu induk

Dari Single Line Diagram (dapat dilihat pada Gambar 5) dan hasil pengukuran dilakukan pemodelan harmonisa, selanjutnya dilakukan simulasi dengan menggunakan program ETAP sehingga menghasilkan hasil simulasi sebagai berikut:

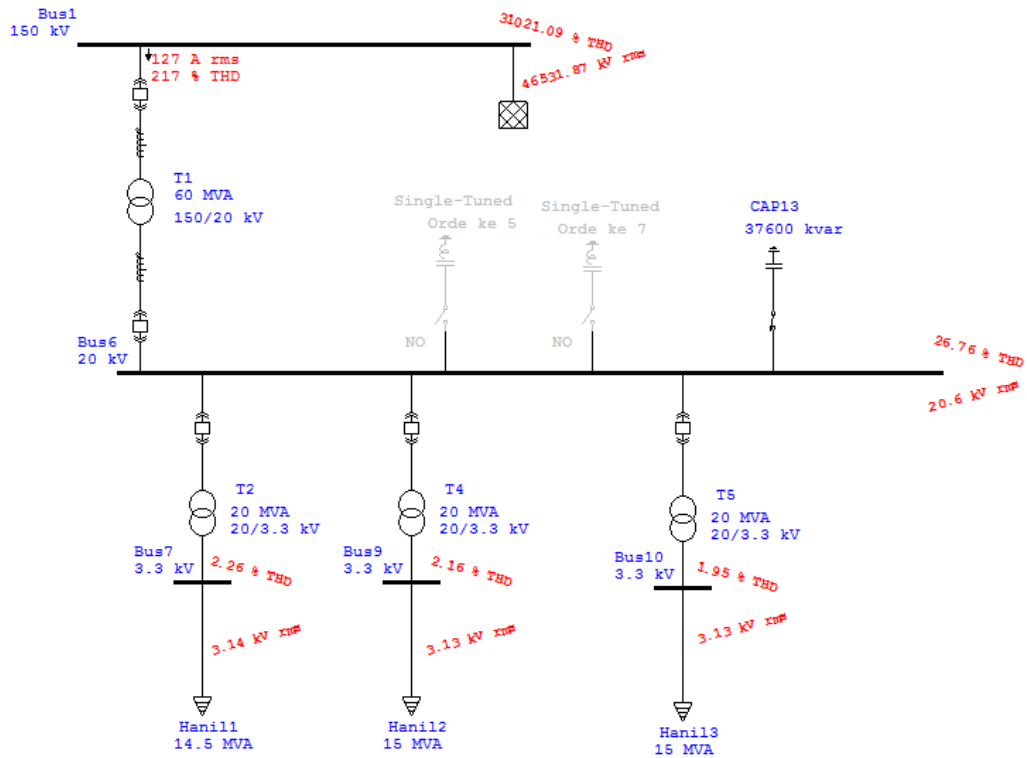


Gambar 6. Simulasi analisis harmonisa

Tabel 1. Hasil simulasi analisis harmonisa

Project:		FUNDAMENTAL LOADFLOW										Page: 8					
Location:		PowerStation 4.0.0C										Date: 07-27-2009					
Contract:		Study Case: HA										SN: KLGCONSULT					
Engineer:												File: etap-hani1					
Bus Information & Nom kv		Voltage		Generation		Motor Load		Static Load		Load Flow				XFRM			
ID	Type	kv	% Mag.	Ang.	MW	Mvar	MW	Mvar	MW	Mvar	To Bus	ID	MW	Mvar	Amp	%PF	% Tap
*Bus1	Swng	150.00	100.00	0.0	12.12	38.03	0.00	0.00	0.00	0.00	Bus6		12.12	38.03	153	30.4	
Bus6	Load	20.00	93.94	-1.1	0.00	0.00	0.00	0.00	0.00	0.00	Bus1		-12.05	-35.51	1152	32.1	
											Bus7		3.89	11.61	376	31.8	
											Bus9		4.08	11.95	388	32.3	
											Bus10		4.08	11.95	388	32.3	
Bus7	Load	3.30	89.87	-31.8	0.00	0.00	0.00	0.00	3.86	11.05	Bus6		-3.86	-11.05	2279	33.0	
Bus9	Load	3.30	89.63	-31.5	0.00	0.00	0.00	0.00	3.98	11.37	Bus6		-3.98	-11.37	2352	33.0	
Bus10	Load	3.30	89.63	-31.5	0.00	0.00	0.00	0.00	3.98	11.37	Bus6		-3.98	-11.37	2352	33.0	

Dari hasil simulasi dengan pemodelan harmonisa dengan data pengukuran pada Gambar 6, terlihat bahwa THD arus dan tegangan, baik di bus 1 ($I_{THD} = 5\%$ dan $V_{THD} = 0,41\%$) dan 6 ($I_{THD} = 4,83\%$ dan $V_{THD} = 2,39\%$) masih memenuhi standar IEEE 519 ($I_{THD} = 5\%$ dan $V_{THD} = 5\%$). Dari Tabel 1 terlihat bahwa faktor daya, baik di bus 1 (0,30 lagging) dan 6 (0,32 lagging) masih di bawah standar PLN (min = 0,85). Untuk mengatasi hal ini, maka perlu dilakukan penambahan Capacitor Bank di bus yang terdekat dengan beban (bus 4).

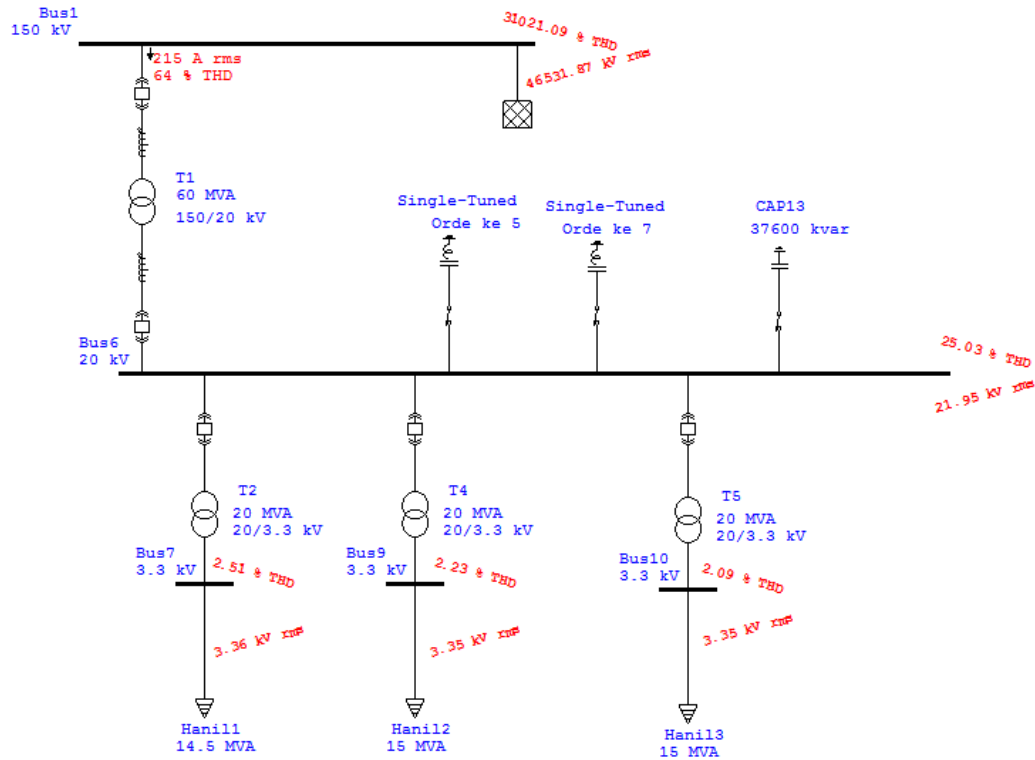


Gambar 7. Simulasi analisis harmonisa saat dipasang *Capacitor Bank*

Tabel 2. Hasil simulasi analisis harmonisa saat dipasang *Capacitor Bank*

Bus Information & Nom kv		Voltage		Generation		Motor Load		Static Load		Load Flow			XFRM		
ID	Type kv	% Mag.	Ang.	Mw	Mvar	Mw	Mvar	Mw	Mvar	To Bus ID	Mw	Mvar	Amp	%PF	% Tap
*Bus1	Swng 150.00	100.00	0.0	13.52	2.92	0.00	0.00	0.00	0.00	Bus6	13.52	2.92	53	97.8	
Bus6	Load 20.00	99.50	-1.2	0.00	0.00	0.00	0.00	0.00	-37.22	Bus1	-13.51	-2.62	399	98.2	
										Bus7	4.37	13.02	398	31.8	
										Bus9	4.57	13.41	411	32.3	
										Bus10	4.57	13.41	411	32.3	
Bus7	Load 3.30	95.18	-31.9	0.00	0.00	0.00	0.00	4.34	12.40	Bus6	-4.34	-12.40	2414	33.0	
Bus9	Load 3.30	94.93	-31.7	0.00	0.00	0.00	0.00	4.46	12.76	Bus6	-4.46	-12.76	2491	33.0	
Bus10	Load 3.30	94.93	-31.7	0.00	0.00	0.00	0.00	4.46	12.76	Bus6	-4.46	-12.76	2491	33.0	

Setelah dilakukan penambahan *capacitor bank*, selanjutnya dilakukan analisis harmonisa dengan hasil simulasi seperti pada Gambar 7. Dari Tabel 2 terlihat bahwa setelah dilakukan penambahan *capacitor bank* maka faktor daya, baik di bus 1 (0,98 lagging) dan 6 (0,98 lagging) menjadi lebih besar dari standar PLN (min = 0,85 lagging). Hal ini disebabkan karena setelah dilakukan penambahan *capacitor bank*, maka pasokan daya reaktif sebagian besar dipasok oleh *capacitor bank* sehingga pasokan daya reaktif dari transformator untuk bus 6 turun dari 38,03 MVar (di Tabel 1) menjadi 2,92 MVar (di Tabel 2). Tetapi di sisi lain, THD arus dan THD tegangan, baik di bus 1 ($I_{THD} = 217\%$ & $V_{THD} = 31.021,09\%$) dan 6 ($I_{THD} = 217\%$ & $V_{THD} = 26,76\%$) naik secara drastis. Hal ini tidak sesuai dengan standar IEEE 519 ($I_{THD} = 5\%$ & $V_{THD} = 5\%$). Untuk mengatasi hal ini maka perlu dilakukan penambahan *filter*.



Gambar 8. Simulasi analisis harmonisa saat dipasang *Capacitor Bank* dan *Single Tuned Filter*

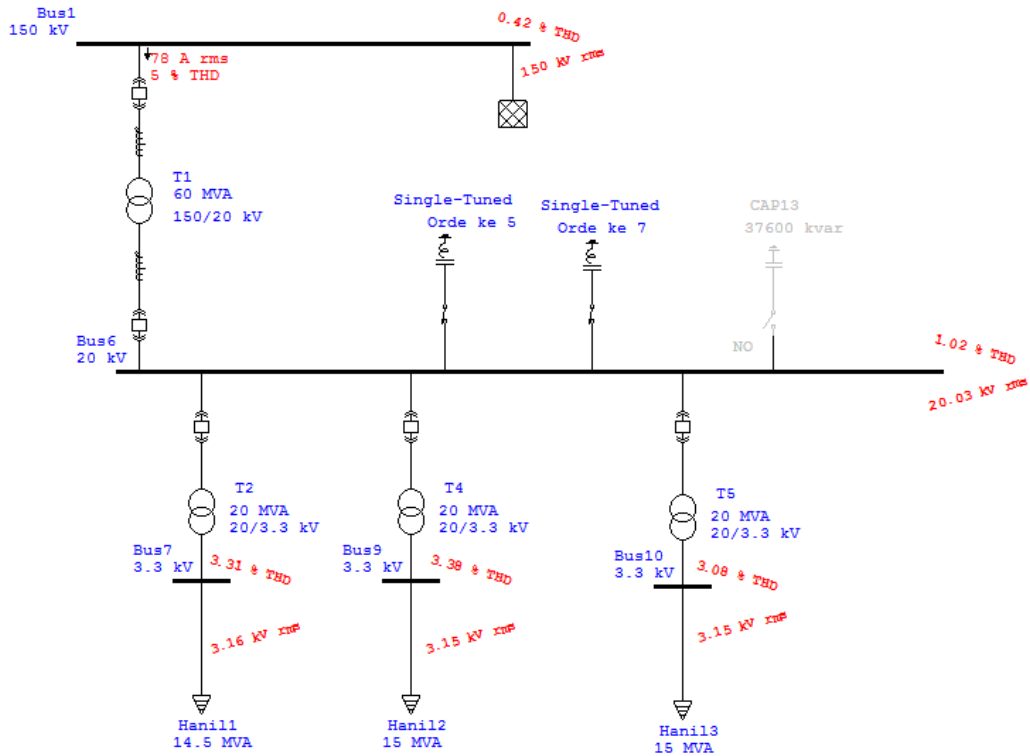
Tabel 3. Hasil simulasi analisis harmonisa saat dipasang *Capacitor Bank* dan *Single Tuned Filter*

Project:	FUNDAMENTAL LOADFLOW	Page:	9
Location:	PowerStation 4.0.0C	Date:	07-27-2009
Contract:	Study Case: HA	SN:	KLCONSULT
Engineer:		File:	etap-hani1

Bus Information & Nom kv			Voltage		Generation		Motor Load		Static Load		Load Flow				XFRM	
ID	Type	kv	% Mag.	Ang.	MW	Mvar	MW	Mvar	MW	Mvar	To Bus ID	MW	Mvar	Amp	%PF	% Tap
*Bus1	Swng	150.00	100.00	0.0	22.79	-41.10	0.00	0.00	0.00	0.00	Bus6	22.79	-41.10	180	-48.5	
Bus6	Load	20.00	106.47	-2.0	0.00	0.00	0.00	0.00	2.95	-66.31	Bus1	-22.69	44.60	1356	-45.3	
											Bus7	5.00	14.91	426	31.8	
											Bus9	5.24	15.35	439	32.3	
											Bus10	5.24	15.35	439	32.3	
Bus7	Load	3.30	101.85	-32.8	0.00	0.00	0.00	0.00	4.96	14.20	Bus6	-4.96	-14.20	2583	33.0	
Bus9	Load	3.30	101.58	-32.5	0.00	0.00	0.00	0.00	5.11	14.61	Bus6	-5.11	-14.61	2665	33.0	
Bus10	Load	3.30	101.58	-32.5	0.00	0.00	0.00	0.00	5.11	14.61	Bus6	-5.11	-14.61	2665	33.0	

Setelah dilakukan penambahan *Single Tuned Filter* di bus 6, selanjutnya dilakukan analisis harmonisa dengan hasil simulasi seperti pada Gambar 8. Dari Gambar 8 terlihat bahwa THD arus dan THD tegangan, baik di bus 1 ($I_{THD} = 64\%$ & $V_{THD} = 31.021,09\%$) dan 6 ($I_{THD} = 64\%$ & $V_{THD} = 25,03\%$) mengalami penurunan tetapi masih tidak sesuai dengan standar IEEE 519 ($I_{THD} = 5\%$ & $V_{THD} = 5\%$). Demikian juga dengan faktor daya, baik di bus 1 (0,49 *leading*) dan 6 (0,45 *leading*) mengalami penurunan dan berubah dari *lagging* menjadi *leading* sehingga tidak sesuai dengan standar PLN (min = 0,85 *lagging*). Hal ini terjadi karena pada *Single Tuned Filter* terdapat komponen kapasitor yang turut memasok daya reaktif ke sistem sehingga faktor daya sistem menjadi *leading*.

Untuk mengatasi kedua masalah tersebut, maka dilakukan pengurangan pasokan daya reaktif ke sistem, yaitu dengan melepas *capacitor bank* dari bus 6. Setelah itu dilakukan analisis harmonisa dengan hasil seperti pada Gambar 9.



Gambar 9. Simulasi analisis harmonisa saat dipasang *Single Tuned Filter*

Tabel 4. Hasil simulasi analisis harmonisa saat dipasang *Single Tuned Filter*

Project:	FUNDAMENTAL LOADFLOW	Page:	9
Location:	PowerStation 4.0.0C	Date:	07-27-2009
Contract:	study case: HA	SN:	KLCONSULT
Engineer:		File:	etap-hani1

Bus Information & Nom kv		Voltage		Generation		Motor Load		Static Load		Load Flow				XFRM	
ID	Type kv	% Mag.	Ang.	MW	Mvar	MW	Mvar	MW	Mvar	To Bus ID	MW	Mvar	Amp	%PF	% Tap
*Bus1	Swng 150.00	100.00	0.0	19.16	1.42	0.00	0.00	0.00	0.00	Bus6	19.16	1.42	73	99.7	
Bus6	Load 20.00	99.73	-1.7	0.00	0.00	0.00	0.00	2.27	-19.51	Bus1	-19.14	-0.83	554	99.9	
										Bus7	4.39	13.08	399	31.8	
										Bus9	4.59	13.47	412	32.3	
										Bus10	4.59	13.47	412	32.3	
Bus7	Load 3.30	95.41	-32.5	0.00	0.00	0.00	0.00	4.36	12.46	Bus6	-4.36	-12.46	2420	33.0	
Bus9	Load 3.30	95.15	-32.2	0.00	0.00	0.00	0.00	4.48	12.82	Bus6	-4.48	-12.82	2497	33.0	
Bus10	Load 3.30	95.15	-32.2	0.00	0.00	0.00	0.00	4.48	12.82	Bus6	-4.48	-12.82	2497	33.0	

Setelah dilakukan pelepasan *capacitor bank* dari bus 6 dari Gambar 9 terlihat bahwa THD arus dan THD tegangan, baik di bus 1 ($I_{THD} = 5\%$ & $V_{THD} = 0,42\%$) dan 6 ($I_{THD} = 5\%$ & $V_{THD} = 1,02\%$) mengalami penurunan dan memenuhi sesuai dengan standar IEEE 519 ($I_{THD} = 5\%$ & $V_{THD} = 5\%$). Demikian juga dengan faktor daya, baik di bus 1 (0,99 *lagging*) dan 6 (0,99 *lagging*) mengalami penurunan dan berubah dari *leading* menjadi *lagging* sehingga memenuhi standar PLN (min = 0,85 *lagging*). Hal ini terjadi karena pasokan daya reaktif ke sistem berkurang sehingga faktor daya sistem kembali menjadi *lagging*. Dari analisis tersebut terlihat bahwa *filter* harmonisa mampu mengurangi THD arus dan THD tegangan, serta mampu berfungsi sebagai *capacitor bank* untuk memasok daya reaktif ke sistem sehingga faktor daya sistem menjadi lebih baik.

Tabel 5. Rekap hasil simulasi analisis harmonisa PLT

Kondisi	Bus	Arus (A)	ITHD (%)	Tegangan (kV)	VTHD (%)	Faktor Daya (%)
Tanpa <i>capacitor bank</i> dan tanpa <i>filter</i>	1	154	5	150	0,41	0,30 <i>lagging</i>
	6	1154	4,83	18,79	2,39	0,32 <i>lagging</i>
Dengan <i>capacitor bank</i>	1	127	217	46.531,87	31.021,09	0,98 <i>lagging</i>
	6	955	217	26,76	20,6	0,98 <i>lagging</i>
Dengan <i>capacitor bank</i> dan <i>filter</i>	1	215	64	46.531,87	31.021,09	0,49 <i>leading</i>
	6	1611	64	25,03	21,95	0,45 <i>leading</i>
Dengan <i>filter</i>	1	78	5	150	0,42	0,99 <i>lagging</i>
	6	555	5	20,03	1,02	0,99 <i>lagging</i>

5. KESIMPULAN

Penggunaan *capacitor bank* untuk meningkatkan faktor daya pada sistem distribusi tenaga listrik justru akan meningkatkan/menguatkan harmonisa yang terjadi pada sistem. Penentuan letak, jenis, dan kapasitas *filter* harmonisa sangat menentukan keberhasilan *filter* harmonisa dalam meredam harmonisa dan meningkatkan faktor daya di sistem distribusi tenaga listrik.

REFERENSI

- [1]. Grady, W.M., Santoso, S. 2001. Understanding Power System Harmonics. IEEE Power Engineering Review, hal. 8-11.
- [2]. Das, J.C. 2015. Power System Harmonics and Passive Filter Designs. IEEE Press – Wiley.
- [3]. Ortmeyer, Thomas H., Hiyama, Takashi. 2002. Distribution System Harmonic Filter Planning.
- [4]. Grady, Mack. 2005. Understanding Power System Harmonics. Austin: University of Texas.